

過渡電磁ノイズの可視化におけるピークホールド回路に関する研究

Study on peak hold circuit in the visualization of the excess electromagnetic noise

7AC04 小坂 聡彦

指導教員 斉藤 成一, 山下健一郎

1. はじめに

近年、電子機器の高性能化・高速化の市場要求に伴い、電磁ノイズの問題(ノイズによる誤作動およびノイズ発生)が顕在化するとともに解決のハードルも高くなってきた。なかでもスイッチングや静電気放電などで発生する過渡的な電磁ノイズ(以下、過渡電磁ノイズ)は、ノイズが連続的に発生しないため周波数も定まらない。そのため熟練したエンジニアでも追及が難しい。

本研究では、このような過渡電磁ノイズのピークを検出して適度な時間ホールドすることにより瞬時に消失してしまう電磁ノイズの残存を可能とするピークホールド回路方式を確立することを目的とし、別途表示系研究と組み合わせ過渡電磁ノイズの可視化を目指す。

2. ピークホールド回路

本研究では微弱ノイズでも検出可能とするためオペアンプを組み合わせたピークホールド回路をベースとした検討を行う。オペアンプにより入力電圧とホールドコンデンサの電位差を検出し、入力電圧の方がコンデンサの電圧より高くなった時だけコンデンサにチャージ(充電)する動作を行わせる。また、高抵抗を接続することで適度な時定数で放電させる。

オペアンプを組み合わせたピークホールド回路を試作し、入力信号に対して出力信号の応答の差である応答時間 $T[s]$ とピークホールド時間 $T_H[s]$ を測定した結果、応答時間 $T=10.8[ns]$ 、ホールド時間 $T_H=15.3[\mu s]$ であった。高速応答をするためには、ホールドコンデンサ C_H の容量を小さくすれば良いがホールド時間 T_H が短くなってしまふ。逆に、ホールドコンデンサの容量を大きくすればホールド時間 T_H を長くできるが、入力信号に対する応答速度が遅くなってしまふ課題が明らかとなった。

3. 二段式ピークホールド回路の提案

この相反する課題解決のために、二段式ピークホールド回路を提案する。提案する回路を図 1 に示す。ピークホールド回路としての動作は2章で述べた動作と同様であるが、提案する回路ではオペアンプ A_1 、オペアンプ A_2 と二段階にしてピークホールドを行う。一段目のピークホールドではホールドコンデンサ C_{H1} を小容量とすることにより入力信号に対する高速応答を実現とし、二段目のピークホールドではホールドコンデンサ C_{H2} の容量を大容量とすることによりピークホールド時間 T_H の長時間保持化を可能とする。

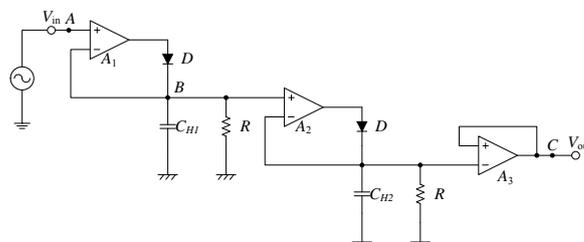


図 1 二段式ピークホールド回路図

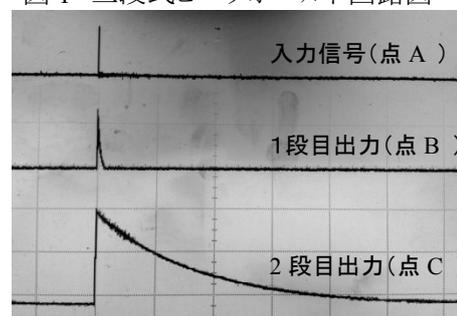


図 2 各部の信号波形実測結果

時間軸: 40 $\mu s/div$, 電圧: 2.0 V/div

4. 二段式ピークホールド回路の解析および実測

二段式ピークホールド回路について、回路解析で動作を検証するとともに試作を行い、波形の実測を行った。測定条件は、入力立ち上がり時間 13[ns]、立ち下り時間 50[ns]、パルス幅 100[ns] のインパルス信号、ホールドコンデンサ $C_{H1}=10[pF]$ 、ホールドコンデンサ $C_{H2}=1000[pF]$ 、抵抗 $R=100[k\Omega]$ とした。その結果を図 2 に示す。図 2 において、入力信号に対する一段目の回路の応答時間 $T[s]=3.2[ns]$ 、二段目の回路のピークホールド時間 $T_H=188[\mu s]$ を確認した。二段式にすることによりピーク値の高速応答かつ長時間保持が可能となった。

5. まとめ

二段式ピークホールド回路を提案し、高速応答と長時間ホールド特性の両立が可能となることを実測で検証した。なお、二段式ピークホールド回路を多段式(3段)にすることで、高速応答時間 3.2[ns] かつホールド時間をさらに 1[s] 程度まで延ばすことができることを確認した。

文献

- [1] 山崎弘朗, 仁田周一, 斉藤成一, 古谷隆志, 上野美幸: “デジタル回路の EMC”, オーム社
- [2] 斉藤成一, 中村俊一郎, 仁田周一: “外部信号ケーブルに重畳するノイズに対するプリント配線上の回路への誘導ノイズとその低減法”, 電気学会論文誌 C, 119 巻 12 号, pp.1520-1527(1999)